

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
**Image Problem Mailbox.**

CLIPPEDIMAGE= JP02000031391A

PAT-NO: JP02000031391A

DOCUMENT-IDENTIFIER: JP 2000031391 A

TITLE: METHOD FOR IMPROVING Q FACTOR OF INDUCTIVE CIRCUIT

PUBN-DATE: January 28, 2000

INVENTOR-INFORMATION:

NAME

COUNTRY

PEREA, ERNESTO

N/A

BOMCHIL, GUILLERMO

N/A

HALIMAOU, AOMAR

N/A

ASSIGNEE-INFORMATION:

NAME

COUNTRY

ST MICROELECTRONICS

N/A

FR TELECOM

N/A

APPL-NO: JP11131710

APPL-DATE: May 12, 1999

INT-CL\_(IPC): H01L027/04; H01L021/822 ; H01L021/316

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a method for forming porous silicon in a silicon substrate, in order to improve performance of an inductive circuit.

SOLUTION: In order to improve the Q factor of an inductive circuit formed on a silicon semiconductor wafer (PL) on which an integrated transistor(T) is mounted, the rear surface of the wafer wherein the transistor and the inductive circuit are already mounted on the front surface side is dipped in electrolyte containing hydrofluoric acid and at least another acid. Silicon on the wafer rear surface is subjected to anodic oxidation. This silicon is turned into porous silicon as far as a portion exceeding a specified depth (H2) from the rear surface (FAR) dipped in the electrolyte.

COPYRIGHT: (C)2000,JPO



## 【特許請求の範囲】

【請求項1】 集積トランジスタ(T)を実装したシリコン半導体ウェハ(PL)上に生成された誘導回路のQファクタを向上するための方法であって、該ウェハの前面に前記トランジスタや前記誘導回路(L)を既に実装した該ウェハの後面(FAR)をフッ化水素酸と少なくとも1つの他の酸を含んだ酸性電解質(10)に浸すように設置して、該ウェハの後面のシリコンに対して陽極酸化を実行して、前記電解質に浸された前記後面(FAR)から所定深さ(H2)を越えるところまで多孔質シリコンに変化させることを特徴とする、誘導回路のQファクタを向上するための方法。

【請求項2】 電解質(10)はさらに表面剤を含み、前記他の酸は表面剤としても作用する酢酸であることを特徴とする請求項1に記載の誘導回路のQファクタを向上するための方法。

【請求項3】 フッ化水素酸の重量濃度は少なくとも40%であることを特徴とする請求項1又は2のいずれかに記載の誘導回路のQファクタを向上するための方法。

【請求項4】 電解質(10)のpH値は、陽極電流強度値と同様に、シリコンの電気研磨作用なしに、70%未満の真空空間からなる最終的な多孔性を持つ多孔質シリコンを毎分10ミクロンを越える形成速度で形成することかできるような値が選択されていることを特徴とする請求項1、2、又は3のいずれかに記載の誘導回路のQファクタを向上するための方法。

【請求項5】 電解質(10)のpH値は1未満であり、陽極電流強度は少なくとも150mA/cm<sup>2</sup>に匹敵することを特徴とする請求項1乃至4のいずれかに記載の誘導回路のQファクタを向上するための方法。

【請求項6】 前記陽極酸化を実行するために一定の陽極電流を適用し、電解質中に設置された陽極(4)と他の電極(5)との間の電位差を計測し、前記電位差の増大が検出されたときに前記陽極酸化を停止することとを特徴とする前記各請求項のいずれかに記載の誘導回路のQファクタを向上するための方法。

【請求項7】 該半導体ウェハは半導体基板と該基板と接触するパッドとを有し、全ての基板接触パッドと金属層とを選択的に短絡回路とした後に、基板接触パッドを介して陽極電流を適用することを特徴とする前記各請求項のいずれかに記載の誘導回路のQファクタを向上するための方法。

【請求項8】 多孔質シリコンを形成するステップの後に、化学的又は電気化学的な酸化によって多孔質シリコンを安定化するための処理が実行されることを特徴とする前記各請求項のいずれかに記載の誘導回路のQファクタを向上するための方法。

【請求項9】 フッ化水素酸を含んだ酸性電解質(10)に浸したシリコン基板(PL)を陽極酸化することによってシリコン基板中に多孔質シリコンを形成する方

法であって、該電解質(10)はさらに少なくとも他の1つの酸を含むことを特徴とする多孔質シリコンを形成する方法。

【請求項10】 少なくとも150mA/cm<sup>2</sup>、例えばおよそ300mA/cm<sup>2</sup>、に匹敵する陽極電流強度を適用してもシリコンの電気研磨作用を回避できるように、フッ化水素酸及び前記他の酸の濃度を選択することを特徴とする請求項9に記載の多孔質シリコンを形成する方法。

【請求項11】 電解質(10)は表面剤を含み、前記他の酸は表面剤としても作用する酢酸であることを特徴とする請求項9又は10のいずれかに記載の多孔質シリコンを形成する方法。

【請求項12】 フッ化水素酸の重量濃度は少なくとも40%であり、酢酸の重量濃度はおよそ5%であることを特徴とする請求項11に記載の多孔質シリコンを形成する方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリコン基板中に多孔質シリコンを形成する方法に係り、特に、シリコン基板上に集積状に誘導回路を生成する方法に対して好適に適用されるが、必ずしもこれに限定されない。

【0002】

【従来の技術】誘導回路は、とりわけ携帯電話の分野において使用される無線周波数回路の必須のコンポーネントである。誘導回路は、誘導/容量で同調された共振回路の構成要素である。

【0003】誘導/容量同調回路は、とりわけ、同調無線周波数アンパ(一般には、バンドパス無線周波数アンパ)に使用される。

【0004】このようなアンパの特に重要な特徴の1つとして、誘導/容量共振回路の分離感度、すなわち、アンパの作業周波数バンドの範囲外となる全てのスペクトル成分をノイズとみなすことが挙げられる。従来、誘導/容量同調アンパの周波数応答は、共振周波数F0(この共振周波数は、インダクタンスとキャパシタンスの積の平方根の逆数に等しい)を中心とするピークを含んでいた。このピークは、ピークの半分の高さにおける幅Δfによって表記される。

【0005】F0/Δf比は、誘導/容量共振回路の「Qファクタ(quality factor)」と称される(本明細書におけるこれ以降の記述では、説明の簡素化のため、「Qファクタ」という用語は誘導回路のみに関するものとする)。このQファクタは、可能な限り高い値であることが好ましい。しかしながら、共振ピークにおける幅Δfは、共振回路のエネルギー損失と正比例する。このため、エネルギー損失が高くなるにつれて、Qファクタは低下することとなる。

【0006】誘導回路は、シリコン基板上でメタル・ス

バイラルを形成することによって生成される。メタル・スパイラルは、一般に、例えば厚さ1ミクロンのシリコン二酸化物からなる絶縁層によって、シリコン上に形成される。しかしながら、ガリウム砒素(GaAs)半導体基板とは異なり、シリコン基板の電気抵抗は低い。このため、金属の折り返し部分を通過する電流によって発生する磁界が、下層のシリコン基板中に、非常に高い渦巻き電流を誘発してしまう。このような磁界エネルギーの一部は熱という形で発散し、この結果、Qファクタの値を低下させることになる。

【0007】このような課題を克服するために、特に、同調アンパの他の構成要素を含んだ集積回路の外部に、高いQファクタを持つ誘導回路を使用するという手法が提案されてきた。それにも拘らず、この手法は、余分なコンポーネントやサポートを必要とし、製造コスト低減とは相容れない。さらに、浮遊干渉によってアンパの動作特性が損なわれるが、これは、特に集積回路とその外部の誘導回路の相互接続したことに依拠するものである。

【0008】このため、無線周波数アンパの全てのコンポーネント、特にインダクタやキャパシタのような受動的なコンポーネントの全てを、同一の集積回路中に配列することが、特に効果があると考えられてきた。このことについては、特に水酸化カリウム(KOH)を用いた局所的な化学的作用によって、誘導ゾーンの下方に局所的な基板切り欠き部を選択的に形成するという手法が提案されてきた。それにも拘らず、この手法は基板の後面に特別な赤外線マスクを必要とし、且つ、基板の前面に配列されたコンポーネントと切り欠き部とのアライメントが極めて困難であるという現実のために、チップを樹脂でコーティングする際に新たな問題を招来する。何故ならば、基板中には比較的大きなキャビティが存在するからである。シリコン基板を全て取り除いて、ガラス基板に置き換えるという他の手法も提唱されている。しかしながら、この手法も数多くの欠点を包含するが、これはシリコンとガラスの拡大係数の相違や、基板の脆性、樹脂をチップ上に溶着したりコーティングする困難性に大いに依拠する。

【0009】さらに、Y. H. Xie外著の論文"An Approach For Fabricating High Performance Inductors On Low Resistivity Substrate"(IEEE BCTM 5.3, September 1997, pp. 88-91)には、部分的に多孔質のシリコン基板上に誘導回路を生成することで、その電気抵抗を高めるという手法が提案されている。さらに正確に言えば、典型的には300ミクロン厚のシリコン基板を、20%の体積濃度を持ったフッ化水素酸の水溶液中で、50mA/cm<sup>2</sup>に等しい陽極電流強度を以て陽極酸化にさらして、厚さ50~250ミ

クロンの間に多孔質シリコンを生成する。これによって、シリコン二酸化物からなる絶縁層は、基板の外表面に配設され、且つ、メタル・スパイラルによって被覆されて誘導回路を形成する。

【0010】しかしながら、上述の先行文献に記載された方法は、誘導回路の生成にしか適用することができない。すなわち、例えばバイポーラ・トランジスタ、あるいは、絶縁ゲートを持つ相補型電界効果トランジスタ(CMOSトランジスタ)のような他の活動的なコンポーネントと同時に、同一の多孔質シリコン基板上に誘導回路を生成するのには適していない。特に、集積同調無線周波数アンパの他の構成要素を生成する場合には適していない。上記の文献は、特に、同一の多孔質シリコン基板上にバイポーラ・トランジスタやCMOSトランジスタを生成するために使用するオープンなガス雰囲気下においては、多孔質シリコンの気孔の内表面が汚染の主要源となっていることを記載している。さらに言えば、このような汚染の問題に加えて、多孔質シリコンは、加熱により表面変形を被る。したがって、上記文献に記載の手法は、シリコンを多孔質シリコンに変換する工程より前にバイポーラ・トランジスタやCMOSトランジスタを生成するような製造方法には、特に適していない。

【0011】

【発明が解決しようとする課題】本発明は、上述したような課題に対する、より満足度の高い解決手法を提供することを目的とする。

【0012】本発明の1つの目的は、シリコン半導体ウェハ上に形成された集積回路(集積トランジスタを含む)の中に集積回路形式で作成された誘導回路の基板における渦電流損失を低減するための手法を提案することにある。渦電流損失低減により、誘導回路のQファクタは向上する。

【0013】

【課題を解決するための手段】本発明は、集積トランジスタを実装したシリコン半導体ウェハ上に形成された誘導回路の渦電流損失を低減する方法を提案する。本方法によれば、ウェハの前面上に既に集積トランジスタや誘導回路を実装した後で、ウェハの後面は、フッ化水素酸や少なくとも他の1つの酸を含んだ酸電解質に浸される。そして、ウェハの後面でシリコンの陽極酸化を行い、電解質に浸されたウェハ後面から所定の深さ(厚み)に至るまでのシリコンを多孔質シリコンに変換する。

【0014】換言すれば、本発明によれば、基板中のシリコンの多孔質化は、トランジスタや諸々の回路を形成するための従来の処理(例えば、従来のCMOSやバイポーラCMOSの製造技術を用いた)を経た後に実行される。すなわち、本発明では、トランジスタや誘導回路などの諸々の集積回路をウェハの前面上に既に実装した後に、シリコンに対する後処理として実行される。これは、未処理ウェハに対してシリコンを多孔質シリコン

に変換するという、前処理とは正反対である。

【0015】慣習的に使用されている半導体ウェハの厚さは、数百ミクロンのオーダーである。他方、シリコンの陽極酸化を行うために慣習的に使用される電解質は、濃度35%以下のフッ化水素酸であり、さらに、電解質の表面張力を低下させるための表面剤としてエタノールを含ませて、陽極酸化の結果として発生する水素の泡の除去を促進するようにしたので、シリコン表面に対する陽極酸化作用を均一化することができる。但し、基板の腐食を引き起こす電氣的研磨という現象を回避するためには、陽極電流強度は十分に低い値に維持しなければならない。

【0016】陽極電流強度を低い値に抑え、シリコンを多孔質化する反応速度は、毎分10ミクロン未満になってしまう。このため、より深くまでシリコンの多孔質化を進行させるには、シリコン後面を電解質に浸す時間は一般には1時間を越す極めて長時間となるので、電解質のpH値が高くなるに従い、シリコンが化学分解する危険が増す。

【0017】それゆえ、本発明では、電解質のpH値を低下させるために、フッ化水素酸とそれ以外の少なくとも1つの酸を含んだ電解質中で陽極酸化を行うようにした。本発明によって、陽極電流強度を増大することが可能となり、この結果、シリコンが化学分解する危険を抑制したまま、シリコンを多孔質化する反応速度を大きくすることができる。

【0018】この意味において、いかなる酸を適用してもよいが、とりわけ、フッ化水素酸や硫酸が好ましい。

【0019】理論上は、水素の泡は、電解質を機械的に活発に揺動することによって取り除くことができる。しかしながら、このような手法は、あまり効果的ではなく、多孔質化作用の不均一化を招来し、その結果としてQファクタをあまり向上させないことになる。このような理由により、幾つかの適用例では、表面剤を電解質に加えることが特に好ましい。

【0020】付言するならば、かかる観点から、フッ化水素酸以外の酸として酢酸を用いることが特に好ましい。何故ならば、酢酸もよい表面剤となり得ることが従来から確認されており、電解質の表面張力を低減し、すなわち、陽極酸化で生じる水素の泡の除去を促進することができる。

【0021】本発明は、電解質のpH値を低下させるために、フッ化水素酸と酢酸の組み合わせが適用可能であることを開示したと言う意味において、特筆に値する。この結果、電氣的研磨という現象を抑制しながら、例えば300mA/cm<sup>2</sup>程度の高い陽極電流強度を適用することができるようになった。他方、エタノールは、pH値の増大（すなわち酸性度の低下）という所望の効果とは逆の現象を確実に引き起こすので、本発明ではエタノールの使用を避けることにした。

【0022】例えば、重量濃度にして少なくとも40%程度のフッ化水素酸に、重量濃度5%程度の酢酸を混合したものを使用することができる。酢酸の表面剤としての特性は非常によいので、低重量濃度のものを使用するだけで充分である、ということを理解されたい。

【0023】一般に、電解質のpH値としては、陽極電流強度値と同様に、シリコンの電氣的研磨なしで、最終的に70%未満の真空空間を含んだ多孔質シリコンを毎分20ミクロンを越える反応速度で生成できるような値を選択することが好ましい。

【0024】体積にして70%を越えるような最終多孔性値は基板の脆弱化を招来しかねないことが確認されているということも、ここで説明しておく。

【0025】例えば、少なくとも150mA/cm<sup>2</sup>に匹敵する、例えば300mA/cm<sup>2</sup>に匹敵する、陽極電流強度を以って、pH値が1未満、すなわちゼロに近い若しくは負の値の電解質を使用することができる。すなわち、一例として挙げるならば、重量濃度40%のフッ化水素酸と重量濃度5%の酢酸を含んだ水溶液で構成される電解質を用いて300mA/cm<sup>2</sup>の陽極電流強度を印加することによって、多孔質シリコンの成長速度を毎分20ミクロン程度に到達させることができ、60%程度の真空空間を持つ最終多孔性度を実現することができる。

【0026】このような成長速度は、重量濃度45%のフッ化水素酸からなる水溶液を使用することによっても実現可能である。この水溶液には、濃度5%未満の酢酸を加えるとともに、例えば塩酸のような他の微量の酸を加えておく。

【0027】本発明の他の特徴は、トランジスタのような他の回路コンポーネントからなる活性ゾーンが生成されているウェハの前面に近接するシリコン層に対する損傷を回避しながら、所定の深さ（厚み）を越えるまでシリコンを多孔質化することができるという事実にある。多孔質シリコンの成長速度の計測値を考慮に入れながら、所定時間の経過後に陽極酸化を停止することによって、多孔質シリコンの深さを決定することが可能である。例えば、キャリブレーションの段階において、電解質中に配設された陽極とそれ以外の電極（陰極、又は、その他の参照電極）の間の電位差を計測して、この電位差の計測値を用いて陽極酸化を終了する時間を決定することは、とりわけ優れている。より正確に言えば、この陽極酸化は一定の陽極電流を適用して行われる。電位差の増大が検出されたときに、この定電流陽極酸化を停止すればよい。

【0028】通常通り生成されたトランジスタは、例えばN+タイプや選択的Nタイプが注入されたゾーンのよう、大量のドーピングを行った埋設層を含んでいる。さらに、2つの隣接するトランジスタどうしを絶縁することができるP+タイプ絶縁ゾーンも、基板上に散見さ

れる。さらに言えば、例えばウェハがPタイプのシリコンである場合には、P-N接合若しくはP-P接合と互角な抵抗の増大が発生する。したがって、一定電流下で陽極電界処理を行っている場合には、陽極と他方の電極との間における電位差の増大は、電解質がPN接合に到達してしまったこと、すなわち、陽極酸化処理を停止すべきことを示す。

【0029】上述したような陽極酸化によって得られた多孔質シリコンを基板として用いることによって、誘導回路のQファクタは顕著に増大する。しかしながら、幾つかの場合では、酸化によって多孔質シリコンを安定化させ、予期しうる素材の変態を回避することが好ましい。

【0030】適度の熱酸化を用いた安定化処理法が、既に知られている。しかしながら、ウェハ上には既に生成済みの回路（トランジスタ等）が存在するので、処理温度の選択はとりわけ重要となる。すなわち、ウェハ上の実装回路に対するダメージを与えず、また、酸化オープンに伴ういかなる汚染をも回避するように、充分低い処理温度に設定しなければならない。このような理由に依拠して、本発明では、多孔質シリコンを形成した後、化学的又は電気化学的酸化によって多孔質シリコンの安定化処理を行うこととした。

【0031】上記までは、シリコン上に集積回路状に生成された誘導回路に対して本発明を適用することを議論してきた。さらに、酸化された多孔質シリコンによって形成された非常に厚い絶縁ゾーンをシリコン基板中に生成する場合にも、本発明を適用することができる。このような適用例によれば、基板中の所定の領域を外周から絶縁することができる。

【0032】本発明は、フッ化水素酸を含んだ電解質にシリコン基板を浸して陽極酸化を行うことによってシリコン基板中に多孔質シリコンを形成する方法を提案するものである。本発明の一般的な特徴によれば、電解質はその他さらに少なくとも1つの酸を含む。該他の酸は、好ましくは酢酸であり、酸として作用する他、表面剤にもなる。

【0033】本発明のその他の利点や特徴は、以下の実施例及び添付図面による詳細な記述によって明らかになるであろう。但し、実施例及び図面の記述は、本発明の要旨を限定するものでない。

【0034】

【発明の実施の形態】図1において、参照文字PLは、円形シリコン半導体ウェハを指す。該ウェハは、例えば直径が200mmであり、一般には500ミクロン程度の厚さを持つ。この半導体ウェハPLの前面F&Vの所定ゾーンには、諸々の集積回路（チップ）CIが作成される。各々のゾーンは切断トラックCDによって仕切られており、その後、ウェハは該トラックに沿って切断され、生成された個々の集積回路毎に分割される。

【0035】本明細書では、各々の集積回路CIは、誘導回路と同様に、バイポーラ及び／又はCMOSトランジスタを含むものと仮定する。説明の簡素化のため、図2では単一のバイポーラ・トランジスタTと単一の誘導回路Lしか描写しない。

【0036】より正確には、図解された例において、バイポーラ・トランジスタTの形成は、N+タイプの埋設層CE1が予め注入されている初期シリコン基板SBの上側の表面上にNタイプのシリコン層CEXをエピタキシャル成長させることを含むが、必ずしもこれに限定されない。

【0037】次いで、オフセット・コレクタ・ウェルCと同様に、側縁の絶縁ゾーンが生成される。次いで、ベースBがエピタキシャル成長により固有コレクタの上に生成され、さらにその上にエミッタEが形成される。

【0038】誘導回路Lは、例えば、エピタキシャル層CEX上に、厚みのある絶縁層ISを形成することによって生ずるが、一般には、1000Å程度の厚みを持ち、その先端には集積回路の金属面を網の目にするこ

によって得られたメタル・スパイラルMLが存在する。【0039】勿論、トランジスタという活性ゾーンを生成するために、エピタキシではなく、初期基板SBの対応ゾーンに注入を行うことも想起される。このような場合、誘導回路Lのメタル層MLを支持する絶縁層ISは、Pタイプの基板SB上に直接設けてもよい。

【0040】既に実装した集積回路を含むウェハPLは、次いで、電気化学セルの中に見設置される。この電気化学セルは、例えば図3に図解するようなタイプでよい。

【0041】この電気化学セルは、ウェハPLの後面FARに接触する電解質10を収容したタンク1を備えている。このウェハPLは、該ウェハの前面に接触する金属板4と、該ウェハの後面に接触するとともタンク1の背壁部分に設置されている周辺封止部2によって挟持されている。

【0042】ウェハPLの後面の中央ゾーンのみには陽極酸化を行うことを意図するような場合においては、例えば、誘導回路を含んだ集積回路はこのような中央ゾーンにのみ配置されるので、封止部2と該ウェハの後面の間にマスク8を挿入することができる。

【0043】金属板4は、ねじ山が刻まれたプラグ11によってタンク1の底面に固定されている。このプラグ11は、その中央に、電気的接触を行うパッド40が貫通する管を有している。

【0044】この金属板4は陽極を形成する。この陽極は、設置されたシリコン基板と電気的に接触させておく。このような金属接触を行う1つの方法として、全ての集積回路内に存在する、シリコン基板を集積回路の表面に接触させる基板接触パッドを用いることが挙げられる。全ての基板との接触は、例えば、銀ペーストのよう



な金属層を用いた短絡回路によって実現され、陽極酸化が完了した後は、有機溶剤中で分解することによって該金属層を容易に除去することができる。銀ペーストの代わりに、エッチングの直前に金属化面を形成してもよい。

【0045】勿論、このような陽極との接触を実現するために、他のいかなる従来技術を用いてもよい。例えば、ある種の陽極電解接触を基にした従来技術などが挙げられる。

【0046】本実施例では、陰極は、プラチナ・グリッド6で構成される。該グリッド6は、電解質10中に突っ込まれ、このタンクの上蓋プラグ12の中央に穿設された管を介してタンク1の外に出現している。

【0047】機械攪拌器7と、電解質10中に突っ込まれて参照電極として作用する他方の電極5も、用意しておくことが好ましい。説明の簡素化のため図3中には描いていないが、この参照電極はウェハの後面の極めて近くに配設してもよい。後述では詳細に説明するが、近接配置することにより、陽極4とこの参照電極5の間の電位差を極めて正確に計測することが可能となる。

【0048】本発明に従った方法の1つの実施形態では、フッ化水素酸と酢酸の水溶液からなる電解質10が使用される。フッ化水素酸の重量濃度は40%であり、酢酸の重量濃度は5%である。このような電解質のpH値は、0.1を下回る。陽極と電極との間には、300 mA/cm<sup>2</sup>に匹敵する陽極電流強度に相当する一定の陽極電流が流れるように電圧が印加される。シリコンが多孔質化される反応速度は、毎分20ミクロン程度であり、最終的に得られる多孔性は60%程度である。

【0049】酢酸は非常によい表面剤としても作用するが、水素の泡を除去するために、さらに、攪拌器7を用いて緩やかな機械的揺動を加えてもよい。

【0050】陽極酸化は、シリコン基板の後面FARから計算される多孔質シリコンの深さが値H2(図2を参照のこと)に到達するまで、継続して行われる。説明の簡素化のために、比較的薄いN+ドープ層CE1が図示されている。実際には、基板中に進行するに従い狭くなるドーピング・プロファイルを持ったLZDのドーピングゾーンが基板中に深く拡張している、ということを当業者であれば理解できるであろう。H2という深さは、Nドープの限界、すなわち、PN接合の出現に相当する。一定電流にて陽極酸化処理を実行している間、抵抗が増大した時点で、陽極と電極との間の電圧の増大が発生する。この時点で、電流を遮断することで陽極酸化を停止する。

【0051】上述したような陽極酸化処理を経て、深さH2に到達する多孔質シリコン・ゾーンが得られる。深さH1(すなわち、ウェハPL又は基板SBの初期の深さ)とH2の差が数十ミクロン程度であったとしても、数十ミクロンに及ぶ多孔質シリコンが得られたことにな

り、したがって、多孔質化だけでもQファクタの実質的な向上、通常は50%の向上、を導くことができる。さらに、集積回路上に生成された他の活性コンポーネントの破壊を避けるべきである。

【0052】毎分20ミクロン程度の成長速度で60%の最終的な多孔性を得ることができる、他の利用可能な電解質として、重量濃度45%のフッ化水素酸と、重量濃度5%未満の酢酸と、例えば1モル/リットルのモル濃度を持つ塩酸のような他の微量の酸との混合液が上げられる。このような電解質のpH値は、0.01よりも低い。

【0053】例えば、フッ化水素酸と硫酸のような他の酸を用いた他の酸性水溶液を採用することもできるが、酢酸を組み合わせることが好ましい。一般に、水溶液のpH値は、陽極電流強度値と同様に、シリコンを電気研磨することなしに、毎分10ミクロンを越える多孔質シリコンの形成速度を得ることができるような値を選定することができる。特に電解質のpH値を考慮に入れた場合、シリコンの電気研磨を回避し得る陽極電流強度の限界値は、当業者には周知であり、数多くの出版物の主題でもあった。例えば、1986年4月10日に発表され、l'Institut National Polytechnique de Grenoble(仏)によって公表されたClaude BERTRANDの学位論文"Preparation et caracterisation du silicium poreux obtenue sur substrat SP et N"[P及びNタイプの基板から得られる多孔質シリコンの処理と特性]に記載されている。

【0054】陽極酸化が完了すると、得られた多孔質シリコンを化学的又は電気化学的な酸化によって安定化を実行することが好ましい。化学的酸化を用いる場合には、SO<sub>4</sub>H<sub>2</sub>(硫酸)、H<sub>2</sub>O<sub>2</sub>(過酸化水素)、CH<sub>3</sub>COOH(酢酸)の各々を体積比にして4/4/2に混合した水溶液で10分程度の時間だけ多孔質シリコンを浸せばよい。

【0055】電気化学的な酸化(すなわち陽極酸化)によって安定化を行う場合には、多孔質シリコンを、電解質として1モル/リットルHCl水溶液を含んだ図3に示す電気化学セル中に設置する。この場合、使用される陽極電流強度は10 mA/cm<sup>2</sup>であり、15分を超える時間だけ陽極酸化を行う。

【0056】本発明によれば、基板中のシリコンの多孔質化は、トランジスタや諸々の回路を形成するための従来の処理の後処理として実行される。すなわち、本発明では、トランジスタや誘導回路などの諸々の集積回路をウェハの前面上に既に実装した後に、フッ化水素酸や少なくとも他の1つの酸を含んだ酸電解質にウェハの後面を浸して、ウェハの後面でシリコンの陽極酸化を行い、電解質に浸されたウェハ後面から所定の深さに至る



11

までのシリコンを多孔質シリコンに変換する。陽極酸化によって得られた多孔質シリコンを基板として用いることによって、誘導回路のQファクタは顕著に増大する。

【0057】また、本発明では、電解質のpH値を低下させるために、フッ化水素酸とそれ以外の少なくとも1つの酸を含んだ電解質中で陽極酸化を行うようにした。この結果、陽極電流強度を増大することが可能となり、シリコンが化学分解する危険を抑制したまま、シリコンを多孔質化する反応速度を大きくすることができる。

【0058】フッ化水素酸以外の酸として酢酸を用いることが特に好ましい。何故ならば、酢酸は、よい表面剤として作用して電解質の表面張力を低減し、陽極酸化で生じる水素の泡の除去を促進することができるからである。

【0059】また、本発明によれば、トランジスタのような他の回路コンポーネントからなる活性ゾーンが生成されているウェハの前面に近接するシリコン層に対する損傷を回避しながら、所定の深さを越えるまでシリコンを多孔質化することができる。

【0060】また、本発明によれば、多孔質シリコンの成長速度の計測値を考慮に入れながら、所定時間の経過後に陽極酸化を停止することによって、多孔質シリコンの深さを決定することができる。

【0061】また、酸化によって多孔質シリコンを安定化させ、予期しうる素材の変態を回避することが好ましい。本発明では、化学的又は電気化学的酸化を行うことにより、ウェハ上の実装回路に対するダメージや酸化オ

12

ープンによる汚染の問題を排除して、好適に多孔質シリコンの安定化処理を行うことができる。

【0062】

【発明の効果】この発明によると、誘導回路のQファクタを向上させることができる。

【図面の簡単な説明】

【図1】 シリコン・ウェハの前面の様子を模式的に示した図である。

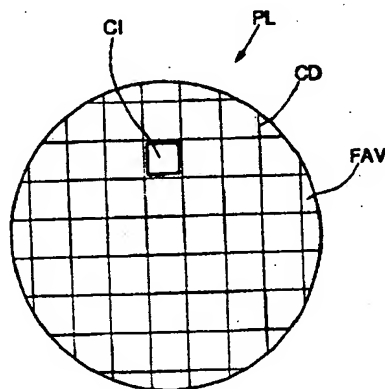
【図2】 シリコン・ウェハをスライスした断片を模式的に図解したものであり、より具体的には、本発明に従って、シリコン基板の後面を酸電解質に浸して陽極酸化にさらす様子を示した図である。

【図3】 本発明に従った方法を実装した電気化学セルを模式的に図解したものである。

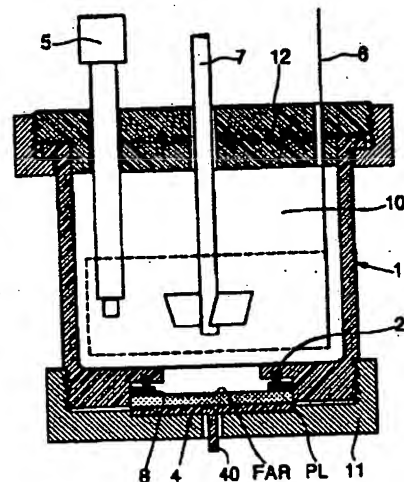
【符号の説明】

- 1 タンク
- 2 周辺封止部
- 4 金属板（陽極）
- 5 他方の電極
- 6 プラチナ・グリッド
- 7 機械攪拌器
- 8 マスク
- 10 電解質
- 11 プラグ
- 12 上蓋プラグ
- 40 パッド

【図1】



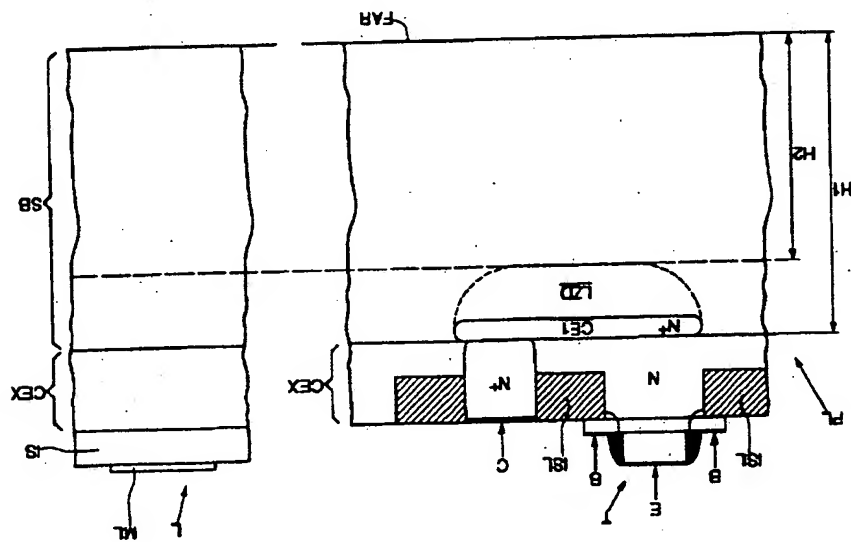
【図3】



クロシトペーシの続き

(72) 発明者 アーネスト・パリア  
ブラシス、38330、モノポリ、シヤミ  
シ・フ・ラ・スーシエラ 150

(72) 発明者  
ギジエム・ボネシル  
フランス、38180、セイシエス、ルカ  
K. シヤイター 25  
フランス、ハリエット  
フランス、38100、マルノール、フニ  
一・K. コレスグレン 70



【2】